



①⑨ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ Übersetzung der
europäischen Patentschrift

②⑦ EP 0 545 546 B 1

⑩ DE 692 26 932 T 2

⑤① Int. Cl.⁶:
H 04 L 27/20
H 04 L 27/22

②① Deutsches Aktenzeichen: 692 26 932.0
②⑥ Europäisches Aktenzeichen: 92 309 974.1
②⑥ Europäischer Anmeldetag: 30. 10. 92
②⑦ Erstveröffentlichung durch das EPA: 9. 6. 93
②⑦ Veröffentlichungstag
der Patenterteilung beim EPA: 9. 9. 98
④⑦ Veröffentlichungstag im Patentblatt: 12. 5. 99

DE 692 26 932 T 2

③⑩ Unionspriorität:
9125577 30. 11. 91 GB

⑦③ Patentinhaber:
Nokia Mobile Phones (U.K.) Ltd., Camberley,
Surrey, GB

⑦④ Vertreter:
TER MEER STEINMEISTER & Partner GbR
Patentanwälte, 81679 München

②④ Benannte Vertragsstaaten:
DE, FR, GB, IT, SE

⑦② Erfinder:
Blaker, David, Emmaus, Philadelphia 18049, US

⑤④ Digitaler Funk-Modulator/Demodulator

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

DE 692 26 932 T 2

- 1 Die Erfindung betrifft einen digitalen Funkmodulator/-demodulator, und insbesondere einen Phasenmodulator/-demodulator. Direkte digitale Modulationstechniken haben den Vorteil, daß eine Anzahl von analogen Komponenten eliminiert wird, die im Vergleich zu digitalen Komponenten von Natur aus ungenauer
5 und anfälliger bezüglich Änderungen von Eigenschaften sind, die durch Temperaturänderung und Alterungserscheinungen verursacht werden.

Eine Phasenmodulation kann mittels Synthese von separaten gleichphasigen und um $\pi/2$ phasenverschobenen (Sinus und Kosinus) Komponenten der (a) Zwischenfrequenz (IF)-Trägersignale und (b) der Modulationssignale durchgeführt
10 werden; sowie durch Mischen jeweiliger Träger- und Modulationssignale; und durch Aufsummieren der Mischerausgänge. Dies ist eine anerkannte Analogtechnik, wobei Vorschläge unterbreitet wurden, eine genauere dazu analoge Digitaltechnik zu verwenden - siehe z.B. EP-A-0 377 180.

- 15 Ein derartiges System benötigt jedoch sehr schnelle und hoch kapazitive digitale Speicher- und Verarbeitungseinheiten mit folglich vielen integrierten Schaltungschips. Dabei kann die Zahl der Chips durch Höchstintegrations-Schaltungs (VLSI)-Techniken reduziert werden. Ein Beispiel für den Fortschritt in dieser Richtung ist in der US 5,008,900 beschrieben, wo in Verbindung mit einem
20 DIF (digital intermediate frequency)-Chip ein FIR (finite impulse response)-Chip verwendet wird, um eine digitale IF-Synthese und Modulation durchzuführen. Die gleichphasigen und um $\pi/2$ phasenverschobenen Komponenten für die IF- und die Modulationssignale werden jedoch analog zum Analogverfahren abgeleitet und an einen Modulator angelegt. Folglich wird die Anforderung bezüglich der
25 digitalen Speicherkapazität kaum reduziert, wobei die VLSI-Chips sehr teuer sind. Die vorliegende Erfindung stellt diesbezüglich eine Verbesserung dar.

- Das 11. Annual IEEE Gallium Arsenide Integrated Circuit Symposium, 22-
30 25.10.1989, San Diego, Californien, US, Seiten 49 - 52, Michael P la Macchia et al. : "Flight GaAs Numerically Controlled Oscillator", die US 4,550,292, die US 4,584,541 und die "Patent Abstracts of Japan", Ausgabe. 5, Nr. 19 (E-44)(691), 4.2.1981, offenbaren digitale Modulatorsysteme, bei denen die Ausgänge eines digitalen Träger-Phasengenerators und eines Modulator-Phasengenerators miteinander
35 kombiniert, an eine Verweistabelle und dann an einen D/A-Wandler weitergeleitet werden, um eine digitale Modulation durchzuführen.

- 1 Gemäß einem Aspekt der Erfindung wird ein digitaler Funk-Phasenmodulator/-
demodulator zur Verfügung gestellt, mit: einem digitalen Träger-Phasengenera-
tor, um in einer Modulations-Betriebsart eine Folge von IF-Phasenzahlen zu er-
zeugen, die zusammen ein Zwischen-Trägerfrequenzsignal bilden; einem Modu-
5 lator-Phasengenerator, der digitale Modulator-Datensymbole empfängt und kor-
respondierende Modulator-Phasenzahlen erzeugt; einer Arithmetik-Logik-Ein-
heit, die die IF-Phasenzahlen mit den Modulator-Phasenzahlen kombiniert, um
eine Folge von Kombinations-Phasenzahlen zu erzeugen; einer Verweistabelle,
die die Sinuse und/oder Kosinuse der Kombinations-Phasenzahlen determiniert,
10 um einen trigonometrischen digitalen Ausgang zur Verfügung zu stellen; einem
Digital/Analog-Wandler, zur Analogwandlung des trigonometrischen digitalen
Ausgangs; einem Analog/Digital-Wandler, um einen Strom von digitalen Abtast-
werten aus einem empfangenen Funksignal abzuleiten; einer Schalteinheit, die
zwischen der Arithmetik-Logik-Einheit und der Verweistabelle angeordnet ist,
15 und in einer Demodulations-Betriebsart betreibbar ist, um der Verweistabelle al-
ternierend gleichphasige und um $\pi/2$ phasenverschobene Komponenten-Pha-
senzahlen zur Verfügung zu stellen; und einem Mischer, der in der Demodula-
tions-Betriebsart zur Demodulation des empfangenen Funksignals den Ausgang
der Verweistabelle mit dem Strom von digitalen Abtastwerten mischt.
20
- Die Anordnung gemäß der Erfindung bietet einen Vorteil bezüglich der Flexibili-
tät digitaler Verarbeitung, um Trägersignale und modulierte Signale vor der tri-
gonometrischen Wandlung zu kombinieren. Folglich ist die separate Wandlung
der IF- und Modulationssignale nicht notwendig, wodurch eine erhebliche Ein-
25 sparung an Komponenten erreicht werden kann. Ferner ist es aufgrund der Kom-
bination von Phasenzahlen vor der trigonometrischen Wandlung möglich, das
modulierte Signal alleine aus den Kosinus- oder Sinuswandlungsprodukten auf-
zubauen.
- 30 Somit kann eine einzelne Verweistabelle gebildet werden, die eine Kosinus-Tabel-
le darstellt, was im folgenden anhand des Ausführungsbeispiels der Erfindung
beschrieben wird. Selbstverständlich kann auf äquivalente Weise auch eine Si-
nus-Tabelle verwendet werden. Ferner kann nicht nur eine einzelne Verweista-
belle zur Verfügung gestellt werden, sondern es kann vorzugsweise auch eine
35 "Faltungs"-Technik angewandt werden, wodurch es notwendig wird, nur die Kosi-
nusse eines Quadranten zu speichern, z.B. $0^\circ - 90^\circ$. Folglich wird vorzugsweise ei-
ne Registeranordnung geschaffen, die die Kombinations-Phasenzahlen über-

- 1 nimmt und einen Phasenoffset, der zu den Kombinations-Phasenzahlen hinzuaddiert wird, um eine zu 90° korrespondierende Zahl inkrementiert oder dekrementiert. Der absolute Betrag der Kombinations-Phasenzahlen ist vorzugsweise derart, daß 0° , 90° , 180° und 270° in den zwei höchstwertigsten Bits (MSBs) der an
- 5 die Verweistabelle gelieferten Zahl jeweils durch 00; 01; 10; und 11 repräsentiert sind. Die MSBs werden vorzugsweise zur Steuerung der Inversion des Tabelleneingangs und -ausgangs verwendet, und zwar gemäß dem Quadranten, in dem der Phasenwinkel liegt. Ein bevorzugtes Merkmal der Kosinus-Verweistabelle liegt darin, daß ihr Ausgang in einem LSB (Least Significant Bit)-Zweiterkomple-
- 10 ment -Format vorliegt. Mit anderen Worten wird zu jedem Wert am Ausgang ein implizites $1/2$ LSB hinzuaddiert. Dies reduziert die von der Verweistabelle bezüglich Bits pro Wort benötigte Kapazität, und lastet den Digital/Analog-Wandler vollständig aus.
- 15 Der Modulations-Phasengenerator ist programmiert, um gemäß einem bestimmten Modulationsschema und bezüglich der Datensymbole Modulator-Phasenzahlen zu liefern. Dabei kann irgendein Phasenmodulationsschema verwendet werden, wie etwa FSK (Frequency Shift Keying), insbesondere MSK (Minimum Shift Keying), und vorzugsweise GMSK (Gaussian Minimum Shift Keying). Typische
- 20 derartige Systeme erzeugen unterschiedliche Phasenabtwerte für jedes Datensymbol. Demzufolge liegt eine Abtastrate vor, die ein Vielfaches der Datensymbolrate ist, wobei die Phasenzahlraten mit der Abtastrate korrespondieren.

Die Erfindung liefert ferner ein Verfahren zur digitalen Funk-Phasendemodulation unter Verwendung der oben beschriebenen Komponenten.

25

Bei der Verwendung als Demodulator wird mittels eines Abtast-A/D-Wandlers aus einem empfangenen Funksignal ein digitales Signal abgeleitet. Der Modulations-Phasengenerator ist derart gesetzt, daß er einen Null-Ausgang erzeugt, wobei das Zwischenfrequenz-Trägersignal vom Träger-Phasengenerator vor Anwendung auf die Verweistabelle bei der Abtastfrequenz abwechselnd zwischen gleichphasigen und um $\pi/2$ phasenverschobenen Komponenten hin und her geschaltet wird. Die Kosinustabelle liefert folglich ständig alternierend Sinus- und Kosinus-Ausgangssignale, die in einem Multiplizierer mit dem Ausgang des A/D-Wandlers

30 multipliziert werden. Der Ausgang des Multiplizierers liegt an einem Bildunterdrückungs/-auswahl-Digitalfilter an, wobei der Ausgang des Filters die empfangenen Datensymbole darstellt.

35

- 1 Die Erfindung kann in einem TDMA (Time Division Multiple Access)-System verwendet werden. Dazu ist ein gepulster Betrieb des Senders notwendig, um korrespondierend zu jeweiligen Zeitschlitzten Signalpakete zu liefern. Der intermittierende Betrieb des Senders verursacht eine Spektralerweiterung. Um dies zu vermeiden wird in der Sendebetriebsart eine Amplitudenmodulation des Ausgangs der Verweistabelle vorgeschlagen. Die Amplitudenmodulation erfolgt dabei derart, daß die Amplitude des Signals zu Beginn eines Signalpakets progressiv vergrößert und am Ende des Signalpakets progressiv verkleinert wird.
- 10 Die Erfindung kann in mobilen Funkanwendungen verwendet werden, und insbesondere z.B. in Funktelefonen. Eine Schwierigkeit bei derartigen Systemen liegt in der Aufrechterhaltung der Frequenzübereinstimmung der Sende- und Empfangsfrequenzen der Mobilstation mit denen der Basisstation. Bei herkömmlichen Techniken wird ein Steuersignal an einen spannungsgesteuerten Kristalloszillator (VCXO) angelegt. Dies hat praktische Nachteile. Ein Merkmal der Erfindung
- 15 stellt eine Verbesserung zur Verfügung.

Folglich liegt ein bevorzugtes Merkmal der Erfindung in der Schaffung einer digitalen Steuerung der Sende-/Empfangsfrequenz in Antwort auf ein Frequenz-Fehlersignal, wobei die Steuerung durch Erzeugung einer Folge von Frequenzschiebe-Phasenzahlen erfolgt. Ein weiteres bevorzugtes Merkmal der Erfindung liegt in der Kombination der Frequenzschiebe-Phasenzahlen mit den IF- oder Modulations-Phasenzahlen, wobei die Frequenzschiebe-Phasenzahlen berechnet werden, um bei der Zwischenfrequenz ein Phasenschiebemuster zu erzeugen, das

20 äquivalent zu einer Kompensations-Frequenzverschiebung bei der Sendefrequenz ist.

Mit der oben beschriebenen Anordnung wird die Sendefrequenz effektiv über den Modulator geändert, ohne daß ein Kristalloszillator "gezogen" wird. Die Steuero-

30 peration ist dabei vollständig digital und verwendet ein digitales Fehlersignal, wobei die Frequenzsteuerung vorhersehbar linear ist.

Im folgenden wird die Erfindung unter Bezugnahme auf die beigefügten Zeichnungen weiter beschrieben. Es zeigen:

35

Fig. 1 ein schematisches Blockdiagramm eines Modulators/Demodulators gemäß der Erfindung; und

- 1 **Fig. 2** ein Diagramm, das die Funktion der Kosinus-Verweistabelle von Figur 1 verdeutlicht.

- Figur 1 zeigt einen digitalen Modulator/Demodulator für ein GSM (Groupe Speciale Mobile)-Funktelefonsystem, der TDMA verwendet und GMSK moduliert. Dabei wird ein 1 MHz digitaler Träger-Phasengenerator 2 verwendet. Das System weist einen Takt von 13/3 MHz auf. Demzufolge wiederholt sich die Trägerphase alle 13 Taktzyklen, wobei jede der 13 Taktzyklen exakt 3 Zyklen des 1 MHz Trägers sind. Der Phasengenerator 2 erzeugt eine Reihe von Phasenzahlen, die digital den Träger repräsentieren. Die Berechnungen erfolgen mit einer Genauigkeit von 12 Bit, wobei die Bits einen binären Bruchteil von 360° oder von einem Zyklus repräsentieren. Der Träger-Phasengenerator liefert seinen Ausgang an eine Arithmetik-Logik-Einheit (ALU) 3.
- 15 Ein Modulations-Phasengenerator 4 berechnet die Modulationsphase, und zwar basierend auf digitalen Datensymbolen, die an 4a anliegen. Das Verhältnis von Systemtakt zu Symbolrate ist dabei exakt 16, der Modulations-Phasengenerator 4 liefert für jedes Symbol 16 Phasenwerte, wobei die Berechnungen der Phase bei der Taktfrequenz erfolgen. In diesem System wird eine GMSK (Gaussian Minimum Shift Keying)-Modulation verwendet. Der Modulations-Phasengenerator 4 verwendet ein 4T (4 Datensymbolzeitdauer)-Fenster für die Berechnung der Phase. Alle möglichen Werte der Modulationsphase werden in einer Tabelle gespeichert und mittels eines Schieberegisters, das vier Symbole halten kann, adressiert, wobei ein 4-Bit Zähler 16 Zeitschritte pro Symbol zählt. Folglich enthält die Tabelle
- 20 $2^4 \cdot 2^4 = 2^8 = 256$ Werte. Die Ausgänge des Modulator-Phasengenerators 4 und der ALU 3 werden an den Eingang einer anderen ALU 5 geliefert, wo sie summiert werden. Da jedes Symbol aus dem Ende eines Schieberegisters geschoben wird, wird in dem Modulator-Phasengenerator 4 $\pm 90^\circ$ an einen 2-Bit Akkumulator geliefert, der Einheiten von 90° akkumuliert. Die Fensterwerte sind dabei symmetrisch um $t = 0$ verteilt, so daß das Fenster symmetrisch über und unter jedem Zeichen liegt. In dem Modulator-Phasengenerator 4 erfolgt eine Verzögerung von 2 Zeichen, was der Hälfte des 4T-Fensters entspricht.

- Eine Kosinus-Verweistabelle (LUT) 7 wandelt die 12-bit Phase in eine 8-bit Zahl, die einen D/A-Wandler 8 antreibt. Der Ausgang der LUT liegt in einem LSB-Zweiterkomplement-Format vor. Dies bedeutet, daß zu jedem Wert am Ausgang ein implizites 1/2 LSB (Least Significant Bit) hinzuaddiert wird. Folglich liegt der

- 1 Bereich des Ausgangs zwischen -127,5 und +127,5, anstelle eines 8-Bit Wertes, dessen Bereich zwischen -128 und +127 liegt. Dies ist deshalb nützlich, da dadurch alle 256 Ausgangswerte des D/A-Wandlers verwendet werden, ohne daß einer der Werte abgeschnitten oder verloren geht. Dies bedeutet ferner, daß der Wert 0 nicht möglich ist. Lediglich +0,5 oder -0,5 LSB sind möglich. Der Ausgang des D/A-Wandlers wird an ein Filter 9 angelegt, und von dort an den Sender (nicht gezeigt) weitergeleitet.

- Figur 2 zeigt einen Phasenkreis für einen kompletten Zyklus. Die zwei höchstwertigsten Bits (MSBs) der an der LUT angelegten 12-bit Phasenzahl repräsentieren den Quadranten, in dem der Phasenwinkel der Zahl liegt. Die zwei MSBs werden verwendet, um zu bestimmen, ob eine Negation (ein Einerkomplement) an den Ausgang der LUT angelegt werden soll oder nicht.

- 15 In der LUT wird in Abhängigkeit von den zwei MSBs der 12-Bit Phasenwert in einen 10-bit Phasenwert und ein negiertes Signal gefaltet. Dadurch reduziert sich die Größe der LUT um einen Faktor 4. Es soll erwähnt werden, daß anstelle eines Zweierkomplements lediglich ein Einerkomplement der 10 LSBs der Phasenzahlen notwendig ist, da das ROM keine $(n \cdot 90^\circ / 2^{10})$ -Werte, wo 0 kleiner oder gleich 20 1023 ist, jedoch $((2n + 1) \cdot 90^\circ / 2^{11})$ -Werte speichert. Dadurch wird die Tabelle gegenüber Reflektionen bezüglich der x- oder y-Achse symmetrisch. Aufgrund des LSB-Zweierkomplement-Formats müssen nur 7 Bits in der LUT gespeichert werden.

- 25 Wenn das negierende Bit verwendet wird, werden durch eine Einerkomplementierung des LUT-Ausgangs negative Werte erhalten, wodurch eine 8-Bitzahl gebildet wird, deren MSB gleich 1 ist. Durch die Verwendung des LSB-Zweierkomplement-Formats ist eine Negation, die das Hinzufügen einer 1 zum LSB erforderlich macht, nicht mehr notwendig.

30

- Unter erneuter Bezugnahme auf Figur 1, enthält der Modulator ein System zur digitalen Korrektur der Sende/Empfangs-Frequenz. Dies ist durch einen Frequenzoffset-Phasengenerator 1 realisiert, der die Phasenkorrektur berechnet, die an den Träger angelegt werden muß. Die Frequenzkorrektur erfolgt durch Berechnung in Antwort auf einen detektierten Frequenzfehler bei 1a, in Antwort auf den absoluten Frequenzoffset bei der gewünschten Sende- oder Empfangsfrequenz, sowie in Antwort auf den Nominalwert der bei 1b anliegt, und durch Teil-

1 lung dieses Offsets durch den Systemtakt, der bei 4,3 MHz liegt, wodurch Zyklen / Abtastung gebildet werden. In der Praxis sollte der Frequenzoffset auf einen Bruchteil der Modulationsbandbreite begrenzt sein, da sonst die Anforderungen an den D/A-Wandler und das Filter zu groß werden.

5

In diesem Beispiel ist es notwendig, daß die Frequenz derart korrigiert wird, daß sie innerhalb $\pm 0,1$ ppm der Basisstationsreferenz liegt. Da die tiefste Trägerfrequenz bei 890 MHz liegt, bedeutet dies eine Auflösung für den Frequenzoffset von weniger als 89 Hz. Folglich liefert bei einem Systemtakt von 4,3 MHz ein 16-Bit-

10 Zähler eine ausreichende Auflösung (66 Hz).

Der Frequenzoffset-Phasengenerator 1 berechnet den gegenwärtigen Offset, der an den 1 MHz Träger angelegt werden muß, und zwar basierend auf dem ppm-Fehler im Empfangsoszillator und der gegenwärtigen Sende- oder Empfangsfrequenz an der Antenne. Die Gleichung lautet Frequenzoffset = ppm-Fehler • Antennenfrequenz. Ein akkumulierter Wert wird durch ein Frequenzoffset-Phasenregister 10 gehalten, dessen Ausgang zurückgeführt ist, um mit augenblicklichen Änderungen in einer ALU 11 summiert zu werden. Die Ausgänge von dem Trägerfrequenzgenerator 2 und dem Frequenzoffset-Phasengenerator 1 werden in der 20 ALU 3 miteinander kombiniert, die digital die Zahlen an ihrem Eingang summiert. Der Modulator enthält ferner Mittel zur Vermeidung der Frequenzstreuung, die hervorgerufen wird, wenn eine Signalpaketsendung plötzlich beginnt oder endet. Dazu ist ein Amplitudenmodulationsmodul 12 gebildet, das zu Beginn eines Signalpakets über drei Symbolzeitdauern eine erhöhte Kosinusrampe von 0 auf 1 25 erzeugt, die dann am Ende wieder abfällt. Dessen Ausgang wird über einen Multiplexer 13 an einen Multiplizierer 14 angelegt, und darin mit dem Ausgang der Kosinus-LUT multipliziert, um gleichzeitig ein amplituden- und phasenmoduliertes Signal zu erzeugen. Dieses Signal wird dann in ein analoges Signal gewandelt. Das analoge Bandpaßfilter 9 nach dem D/A-Wandler wird gleichzeitig als ein Rekonstruktionsfilter verwendet, um Breitbandrauschen außerhalb des Sendekanals zu reduzieren. 30

Viele der Komponenten des Modulators können in einer Empfangsbetriebsart als Demodulator verwendet werden. In der Empfangsbetriebsart erfolgt ein Nullpunktgleich des Ausgangs des Modulations-Phasengenerators 2, wobei der 35 frequenzkorrigierte Träger bei jedem empfangenen Abtastwert zwischen Sinus und Kosinus hin und her geschaltet wird. Dies erfolgt durch Auswahl der Phase

- 1 und der 90°-Phase, unter Verwendung der trigonometrischen Identität $\sin A = \cos(90^\circ - A)$. Die zwei digitalen Ausgänge, die die Phase und die 90°-Phase repräsentieren, sind am Ausgang einer Schalteinheit 6 verfügbar, wo eine Subtraktionseinheit 15 vorhanden ist, die den 90°-Phasenausgang zur Verfügung stellt. Das
- 5 Schalten erfolgt bei der Abtastfrequenz über einen Eingang 6a. Der andere Eingang des Multiplizierers 14 wird an den Ausgang eines empfangsseitigen A/D-Wandlers 16 geschaltet. Ein Filter 17 vor dem A/D-Wandler 16 ist als ein Bandpaßfilter ausgebildet, das sowohl für Anti-Aliasing als auch für Selektivität verwendet wird. Jeder Abtastwert wird demnach mit einer gleichphasigen und einer
- 10 um $\pi/2$ phasenverschobenen Phasenkomponente im Bandpaß gemischt. Ein dem Multiplizierer nachgeschaltetes digitales Filter 18 unterdrückt den Summenfrequenz Ausgang vom Mischer (Multiplizierer), und stellt die abschließende selektive Filterung zur Verfügung, bevor der Ausgang auf die Symbolfrequenz von 270,83 kHz reduziert wird. Das Filter 18 ist dabei als symmetrisches FIR-Filter implementiert. Dieses Filter, der Multiplizierer, der Träger-Phasengenerator, der Fre-
- 15 quenzoffset-Phasengenerator, und die Kosinus-LUT werden zwischen den gleichphasigen und um $\pi/2$ phasenverschobenen Phasensignalen wiederverwendet, wodurch erheblich an Hardware eingespart wird.
- 20 Die Erfindung wird nicht durch die in dem oben beschriebenen Ausführungsbeispiel gegebenen Einzelheiten beschränkt. So braucht z.B. die Kosinusberechnung nicht in einer ROM-Verweistabelle realisiert sein, sondern kann auch mittels eines CORDIC berechnet werden (COordinate Rotation Digital Computer, erfunden von J. E. Volder 1956, und veröffentlicht als "The Cordic trigonometric
- 25 computing technique", IRE Transactions on Electronic Computers, Ausgabe EC-8, Nr. 3, Seiten 330-334, September 1959). Dieser ist insbesondere geeignet, falls ein sehr genauer D/A-Wandler verwendet wird, da die Größe der Kosinus-LUT linear mit der Genauigkeit des D/A-Wandlers zunimmt.

1

Patentansprüche

1. Digitaler Funk-Phasenmodulator/-demodulator mit:
 - einem digitalen Träger-Phasengenerator (2), um in einer Modulationsbe-
 - 5 triebartsart eine Folge von IF-Phasenzahlen zu erzeugen, die zusammen ein Zwischen-Trägerfrequenzsignal bilden;
 - einem Modulator-Phasengenerator (4), der digitale Modulator-Datensymbole empfängt und korrespondierende Modulator-Phasenzahlen erzeugt;
 - einer Arithmetik-Logik-Einheit (3,5), die die IF-Phasenzahlen mit den Mo-
 - 10 dulator-Phasenzahlen kombiniert, um eine Folge von Kombinations-Phasenzahlen zu erzeugen;
 - einer Verweistabelle (7), die die Sinuse und/oder Kosinuse der Kombinations-Phasenzahlen determiniert, um einen trigonometrischen digitalen Ausgang zu liefern;
 - 15 - einem Digital/Analog-Wandler (8), um den trigonometrischen digitalen Ausgang in eine analoge Form zu wandeln;
 - einem Analog/Digital-Wandler (16), um einen Strom von digitalen Abtastwerten aus einem empfangenen Funksignal abzuleiten;
 - einer Schalteinheit (6), die zwischen der Arithmetik-Logik-Einheit und
 - 20 der Verweistabelle angeordnet ist, und in einer Demodulationsbetriebsart betreibbar ist, um der Verweistabelle alternierend gleichphasige und um $\pi/2$ phasenverschobene Komponenten-Phasenzahlen zur Verfügung zu stellen; und
 - einem Mischer (14), um in der Demodulationsbetriebsart zur Demodulation des empfangenen Funksignals den Ausgang von der Verweistabelle mit dem
 - 25 Strom von digitalen Abtastwerten zu mischen.
2. Digitaler Funk-Phasenmodulator/-demodulator nach Anspruch 1, bei dem eine einfach gefaltete Sinus-oder Kosinustabelle als Verweistabelle (7) ausgebildet ist, und Messungen vorgenommen werden, um gemäß dem Quadranten des
- 30 repräsentierten Winkels den Tabelleneingang oder -ausgang zu modifizieren.
3. Digitaler Funk-Phasenmodulator/-demodulator nach Anspruch 2, bei dem der Ausgang der Verweistabelle (7) in einem halb-LSB (Least Significant Bit)-Einkomplement-Format vorliegt.
- 35 4. Digitaler Funk-Phasenmodulator/-demodulator nach irgendeinem der vorangegangenen Ansprüche, bei dem die Schalteinheit (6) bei der Abtastfre-

27.11.98

1 quenz geschaltet wird.

5

10

15

20

25

30

35

Fig. 1.

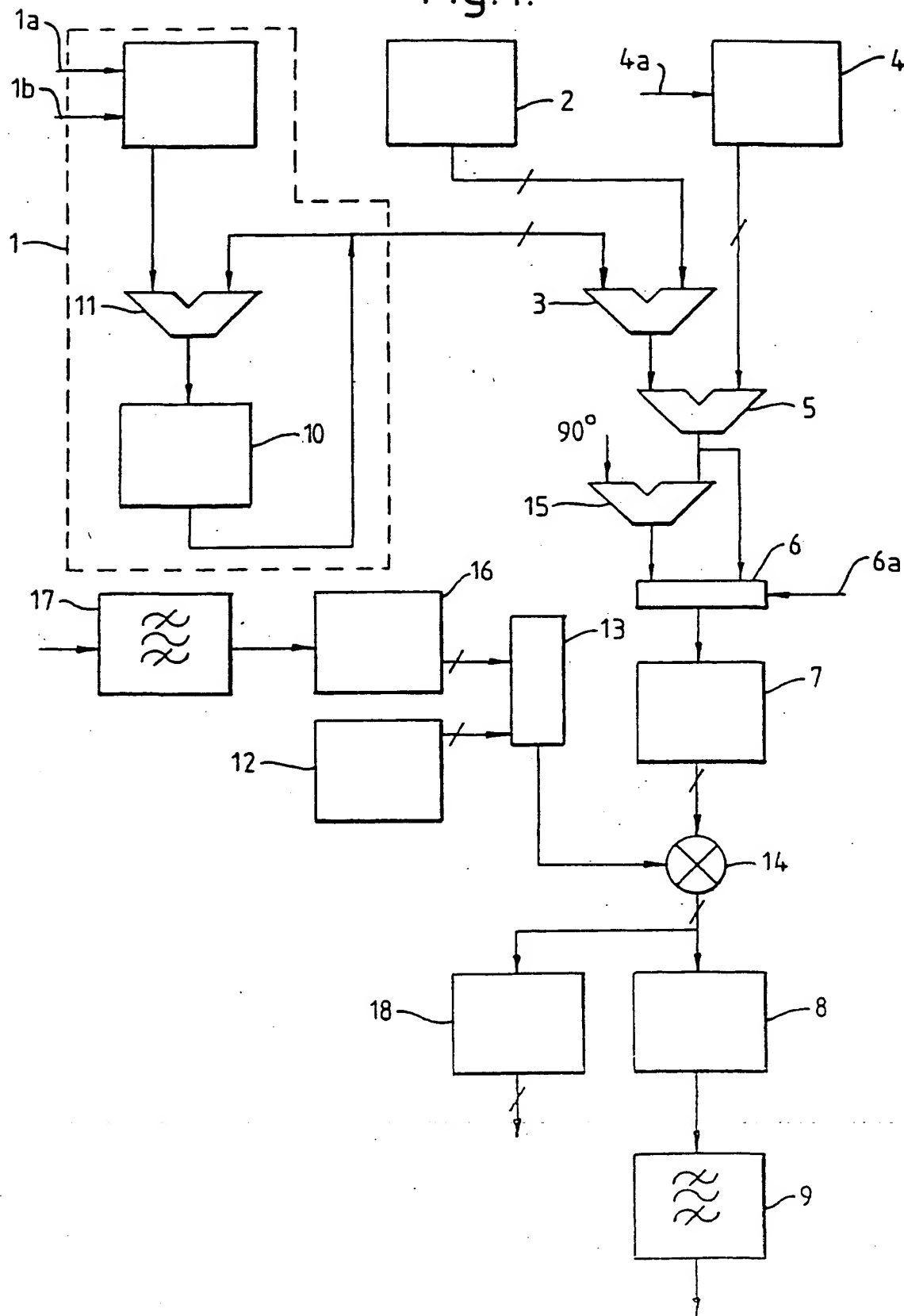


Fig. 2.

